

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2003年10月23日 (23.10.2003)

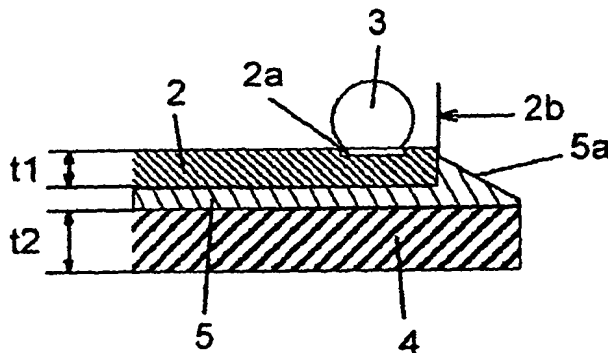
PCT

(10) 国際公開番号
WO 03/088355 A1

- (51) 国際特許分類: H01L 23/12 (74) 代理人: 岩橋 文雄, 外(IWAHASHI, Fumio et al.); 〒571-8501 大阪府 門真市 大字門真 1 0 0 6 番地 松下電器産業株式会社内 Osaka (JP).
- (21) 国際出願番号: PCT/JP03/04693
- (22) 国際出願日: 2003年4月14日 (14.04.2003) (81) 指定国 (国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NI, NO, NZ, OM, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2002-114538 2002年4月17日 (17.04.2002) JP
特願2002-114539 2002年4月17日 (17.04.2002) JP
- (71) 出願人 (米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒571-8501 大阪府 門真市 大字門真 1 0 0 6 番地 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 境 忠彦 (SAKAI, Tadahiko) [JP/JP]; 〒811-1355 福岡県 福岡市南区 桧原 2-1 7-8 Fukuoka (JP). 大園 満 (OZONO, Mitsuru) [JP/JP]; 〒818-0036 福岡県 筑紫野市 光が丘 1-1 9-5 Fukuoka (JP). 和田 義之 (WADA, Yoshiyuki) [JP/JP]; 〒816-0911 福岡県 大野城市 大城 2-1 1-1 4 Fukuoka (JP).
- (84) 指定国 (広域): ARIPO 特許 (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), OAPI 特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告書
- 2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: SEMICONDUCTOR DEVICE AND METHOD FOR ASSEMBLING THE SAME

(54) 発明の名称: 半導体装置及び半導体装置の組立方法



(57) Abstract: A semiconductor device comprising a semiconductor element rendered thin, in which reliability can be ensured by protecting the semiconductor element against damage in the vicinity of the outer edge part. A plurality of external connection terminals are formed on the front surface of the semiconductor element and a plate having higher rigidity than that of the semiconductor element is bonded to the rear surface of the semiconductor element rendered thin through resin, in a semiconductor device. Contour of the plate is made larger than that of the semiconductor element and the side face of the semiconductor element is covered with resin, thus forming a part for reinforcing the edge part of the semiconductor element.

(57) 要約: 薄化された半導体素子を備えた半導体装置において、外縁部近傍に発生する半導体素子の破損を防止して信頼性を確保することができる半導体装置を提供することを目的とする。この目的を実現するため、本発明は、表面に複数の外部接続用端子が形成され、薄化处理された半導体素子の裏面に、この半導体素子よりも剛性の高いプレート樹脂によって接着した半導体装置であって、プレートの外形を半導体素子の外形よりも大きくするとともに、樹脂で半導体素子の側面を覆うことによりこの半導体素子の縁部を補強する補強部を形成する。

明細書

半導体装置及び半導体装置の組立方法

5

技術分野

本発明は、高信頼性の半導体装置およびその組立方法に関するものである。

背景技術

パッケージングされた半導体素子からなる半導体装置を回路基板に実装する構造として、半導体装置に形成された半田バンプなどの突出電極を基板に接合する構造が知られている。このような構造を有する半導体装置において、半導体素子を $150\text{ }\mu\text{m}$ 以下に極力薄くする試みが進行している。その目的は、ヒートサイクル時の応力を低減することによって、実装後の接合信頼性を実現することである。すなわち実装後に環境温度が変化すると、半導体とワークとの熱膨張率の差に起因して、半導体素子と半田バンプとの接合部に応力が発生する。半導体素子を薄くすることで、その応力を低減しようというものである。

このような薄化された半導体素子より成る実装構造について、図面を参照して説明する。図 11A は、従来の実装構造の断面図、図 11B は、従来の実装構造における半導体素子の変形状態を示す図である。図 11A において、基板 10 には半導体装置 1 が実装されており、基板 10 の上面に形成された電極 10a には、半導体素子 2 の回路形成面に半田を形成材料として設けられたバンプ 3 が接合されている。半導体素子 2 は、前述のように半導体素子とバンプとの接合部に発生する応力を低く抑えることを目的として薄化处理されている。

図 11B は、このような薄化处理された半導体素子 2 を有する半導体装置 1 を基板 10 に実装して成る実装構造において、リフロー後の基板 10 に熱収縮応力が生じた状態を示している。半導体素子 2 は薄化されて撓みやすいため、基板 10 の収縮変位に応じて半導体素子 2 が追随して変形する。そして薄化の程度を進

めて150 μm 以下の厚みの半導体素子2を用いた実装構造では、半導体素子2の撓み変形は各バンプ3間で半導体素子2が凹状となる撓み形状（矢印P1の部分）を示すようになり、薄化が進行するほど良好な追随性が実現される。そしてこれにより、半導体素子2とバンプ3との接合部に発生する応力のレベルを有効に低減されることが実証されている。

しかしながら上記薄化された半導体素子2より成る実装構造においては、以下のような不具合が実証的にまた数値解析によって確認されている。図11Bに示すように、半導体素子2は最外周のバンプ3の外側で撓み（矢印P2で示す）が急激に増大する。そのため、最外周のバンプ3周辺では、そのバンプ3の外側近傍で半導体素子2の下面にクラックが発生し、半導体素子2がこのクラックから破断するという現象が生じることがある。すなわち、半導体素子の薄化を進めると、半田バンプに生じる応力は低下するものの、半導体素子の外縁部近傍の局部的な破損が発生するという問題点があった。

15

発明の開示

本発明は、薄化された半導体素子を備えた半導体装置において、外縁部近傍に発生する半導体素子の破損を防止して信頼性を確保することができる半導体装置を提供することを目的とする。

20

上記目的を実現するため本発明の半導体装置は、表面に複数の外部接続用端子が形成された半導体素子の裏面にこの半導体素子よりも剛性の高い構造体を樹脂によって接着した半導体装置であって、前記構造体の外形を前記半導体素子の外形よりも大きくするとともに、前記樹脂で半導体素子の側面を覆うことによりこの半導体素子の縁部を補強するための補強部を有する。

25

図面の簡単な説明

図1Aは本発明の実施の形態1の半導体装置の斜視図である。

図 1 B は本発明の実施の形態 1 の半導体装置の部分断面図である。

図 2 A - 2 E は本発明の実施の形態 1 の半導体装置の組立方法の工程説明図である。

図 3 は本発明の実施の形態 1 の半導体装置に用いられる板状部材の斜視図である。

5 図 4 は本発明の実施の形態 1 の半導体装置の組立に使用される電子部品搭載装置の斜視図である。

図 5 は本発明の実施の形態 1 の半導体装置の組立に使用されるダイシング装置の斜視図である。

10 図 6 は本発明の実施の形態 1 の半導体装置の組立に使用されるダイシング装置の部分断面図である。

図 7 A は本発明の実施の形態 1 の実装構造の断面図である。

図 7 B は本発明の実施の形態 1 の実装構造の部分断面図である。

図 8 A は本発明の実施の形態 1 の半導体装置の斜視図である。

図 8 B は本発明の実施の形態 1 の半導体装置の平面図である。

15 図 9 A - 9 D は本発明の実施の形態 2 の半導体装置の組立方法の工程説明図である。

図 10 A は本発明の実施の形態 3 の半導体装置の斜視図である。

図 10 B は本発明の実施の形態 3 の半導体装置の部分断面図である。

図 11 A は従来の実装構造の断面図である。

20 図 11 B は従来の実装構造における半導体素子の変形状態を示す図である。

発明を実施するための最良の形態

25 (実施の形態 1)

図 1 A、1 B を参照して、半導体装置について説明する。図 1 A、1 B において、半導体装置 1 は、半導体素子 2 の裏面（すなわち、第二の面）に樹脂 5 に

よってプレート4（構造体）を接着した構成となっており、半導体素子2の表面（すなわち第一の面）の縁部に沿って形成された複数の外部接続用端子である電極2a上には、バンプ3が形成されている。

ここで半導体素子2は機械研磨やエッチングなどの方法によって薄化处理が行われた後の状態である。一般に、バンプを介して半導体素子を基板に実装した状態では、半導体素子の厚み寸法が小さいほど実装後の接合信頼性が優れている。これは、半導体素子2と基板の応力の差に起因してバンプ3の接合部に応力が集中しようとしても、半導体素子2自体が厚さ方向に変形（撓み）を生じることで応力を分散するからである。このため、本実施の形態では、上述のように半導体素子2を薄化处理して厚み t_1 が $10 \sim 150 \mu\text{m}$ の範囲となるように設定し、厚さ方向への変形（撓み）を可能としている。

薄化处理は、半導体素子2の回路形成面（第一の面）の反対面を砥石等を用いた機械研磨によって粗加工を行い、ドライエッチングや薬液によるウェットエッチングで仕上げ加工を行う。機械研磨を行うと裏面に多数のマイクロクラックを有するダメージ層が形成される。このダメージ層は、半導体素子の抗折強度を低下させる要因となるものであるが、仕上げ加工によりこのダメージ層を除去して半導体素子2の抗折強度を高めることができる。

プレート4は、半導体装置1の搭載時などのハンドリングにおいて半導体装置1を安定して保持することを容易にするとともに、基板などへ実装された後の半導体装置1を外力から保護する機能を有するものである。したがってプレート4として、金属やセラミックまたは樹脂などの構造材を、上記機能を満たすような形状、すなわち半導体素子2よりも高い剛性を有するような厚み t_2 で、半導体素子2の外形よりも大きい外形形状に加工したものを用いる。

半導体素子2をプレート4に接着する樹脂5には、低弾性係数で変形可能な材料を用いる。これにより、半導体素子2が厚み方向に必要な量の変形を起こすのを許容しつつ、半導体素子2をプレート4に接着することが出来る。すなわち、半導体装置1を基板に実装した状態において、基板の変形に追随して半導体素子

2は変形することが出来る。

図1に示すように、樹脂5は半導体素子2の全周にわたって素子2の端部からはみ出して形成する。はみ出した樹脂5aは半導体素子2の側面2bに沿って這い上がり側面2bを、少なくとも部分的に覆うような形状となっている。必ずしも側面2bの厚み方向の全面を覆う必要はないが、プレート4側のエッジを覆うように形成する。プレート4側のエッジとは、半導体素子1の第二の面と側面2bとで形成される。このようにして側面2bを覆う樹脂5aは、半導体素子2の縁部を補強する補強部として作用する。

半導体素子2の縁部には、半導体ウェハをダイシングして個片の半導体素子2に切り出す際に生じた微小なクラックがそのまま残留しやすく、このクラックから破損を生じる場合がある。側面2bを覆う樹脂5aは、このような微小なクラックを含んだ縁部を補強する効果を持つ。また、後述するように半導体装置1を基板10に実装した状態において、基板10と半導体素子2との熱変形の差によって発生する応力に起因して半導体素子2が過剰に変形するのを防止する機能を有する（図7A、7B）。

次に図2A～2Eを参照して、半導体装置1の組立方法について説明する。

図2Aにおいて、板状部材6は半導体装置1の一部を構成するプレート4が切り離される前の中間部品である。図3に示すように、板状部材6の上面には、格子形状に突出した仕切部6aが設けられており、仕切部6aで囲まれる凹部6bは半導体素子2が接着される半導体素子接着領域となっている。仕切部6aは、後述するように凹部6b内に半導体素子2の接着用の樹脂5を塗布する際に、樹脂5が半導体接着領域を超えて周囲に広がるのを規制するダムの役割を有する。

板状部材6の下面の仕切部6aに対応する面には、溝部6cが形成されている。溝部6cは、厚み寸法t4の板状部材6の下面側から格子状の溝を切り込んで形成されており、厚み寸法t3がt4よりも小さい肉薄部となっている。この肉薄部は、板状部材6からプレート4を分離する際の切断位置と一致している。

次に図2Bに示すように、板状部材6の各凹部6bはディスペンサ7によって

半導体素子 2 接着用の樹脂 5 が供給される（第 1 工程）。この樹脂 5 の塗布において、凹部 6 b の周囲にはダム部としての仕切部 6 a が設けていることにより、樹脂 5 が半導体接着領域を超えて周囲に広がることを防止出来る。

また塗布に際しては、塗布後に半導体素子 2 によって押し広げられた樹脂 5 が
5 半導体素子 2 の端部から外側にはみ出した際に、半導体素子 2 の側面 2 b を覆うのに必要な適正塗布量の樹脂 5 をディスペンサ 7 から吐出させる。

この後、樹脂 5 が供給された板状部材 6 は半導体素子を接着する第 2 工程に送られる。第 2 工程では、図 2 C、2 D に示すように、半導体素子 2 を板状部材 6 に塗布された樹脂 5 上に搭載し（搭載工程）、次いで樹脂 5 を加熱して（加熱工
10 程）、樹脂 5 を熱硬化させることによって、複数の半導体素子 2 の裏面側を樹脂 5 によって板状部材 6 の各凹部 6 b に整列状態で接着する。

この搭載工程において半導体素子 2 の搭載に用いる電子部品搭載装置について、図 4 を参照して説明する。図 4 において、部品供給テーブル 1 1 には半導体素子 2 が格子状に貼着された粘着シート 1 2 が装着されている。部品供給テーブル 1
15 1 の下方には、半導体素子剥離機構 1 3 が配設される。半導体素子剥離機構 1 3 を半導体素子剥離機構駆動部 1 4 によって駆動させると、エジェクタピン機構 1 3 a が粘着シート 1 2 の下面を突き上げる。これにより半導体素子 2 が粘着シート 1 2 の上面から剥離され、搭載ヘッド 1 6 によってピックアップされる。

部品供給テーブル 1 1 の側方には基板保持部 1 5 が配設されており、基板保持
20 部 1 5 上には樹脂供給後の板状部材 6 が保持されている。部品供給テーブル 1 1 および基板保持部 1 5 の上方には、搭載ヘッド駆動部 1 9 によって駆動される搭載ヘッド 1 6 が配設されている。搭載ヘッド 1 6 は吸着ノズル 8 を備えており、粘着シート 1 2 から半導体素子 2 をピックアップし、基板保持部 1 5 上の板状部材 6 に搭載する。

25 部品供給テーブル 1 1 の上方に接地されたカメラ 1 7 は、粘着シート 1 2 に貼着された半導体素子 2 を撮像する。カメラ 1 7 によって撮像された画像は半導体素子認識部 2 0 で認識処理され、粘着シート 1 2 における半導体素子 2 の位置が

認識される。位置認識結果は制御部 21 に送られるとともに、半導体素子剥離機構駆動部 14 に送られる。制御部 21 がこの位置認識結果に基づいて搭載ヘッド駆動部 19 を制御することにより、搭載ヘッド 16 による半導体素子 2 のピックアップ時に、吸着ノズル 8 およびエジェクタピン機構 13 a がピックアップの対象となる半導体素子 2 に位置合わせされる。

基板保持部 15 の上方に備えられるカメラ 18 は、基板保持部 15 に保持された板状部材 6 を撮像する。カメラ 18 によって撮像された画像を搭載位置認識部 22 で認識処理することにより、板状部材 6 における半導体素子搭載位置が検出される。位置認識結果は制御部 21 に送られ、制御部 21 がこの位置認識結果に基づいて搭載ヘッド駆動部 19 を制御することにより、搭載ヘッド 16 による半導体素子 2 の搭載時には、吸着ノズル 8 に保持された半導体素子 2 が検出された搭載位置に位置合わせされる。

この電子部品搭載装置によって半導体素子 2 を板状部材 6 に搭載する際には、図 2 C に示すように、半導体素子 2 のバンプ 3 が形成された表面(第一の面)側を吸着ノズル 8 によって吸着保持し、半導体素子 2 の裏面(第二の面)を樹脂 5 に押し付ける。このとき、樹脂 5 の塗布量に応じて吸着ノズル 8 による押し付け高さを調整することにより、各半導体素子 2 の縁部外側(矢印 P 3 の部分)にはみ出した樹脂 5 が、半導体素子 2 の側面 2 b を這い上がって側面 2 b を覆うようにする(図 1 B に示す樹脂 5 a 参照)。このときダイシング時のダメージが残留しやすい半導体素子 2 の裏面側の端部が完全に覆われて補強されていれば、側面 2 b は完全に覆われていても、または部分的にのみ覆われていてもどちらでも良い。

本実施の形態では、半導体素子 2 を 1 個ずつ搭載ヘッド 16 で樹脂 5 に押し付けながら搭載するので、一括して搭載(貼り付け)する場合よりも搭載荷重(押し付け力)を小さくできる。よって電子部品搭載装置としては、ダイボンディング装置や、チップマウンター等を流用することができる。

このようにして半導体素子 2 が搭載された板状部材 6 は加熱炉に送られる。そしてここで所定温度で加熱されることにより、図 2 D に示すように樹脂 5 が熱硬

化する。このとき、各半導体素子 2 の縁部外側にはみ出した樹脂 5 は、熱硬化の過程において一時的に粘度低下することにより表面張力によって半導体素子 2 の側面 2 b にさらに這い上がり、側面 2 b を覆った形状のまま硬化する。これにより、樹脂 5 の硬化後において、図 1 B に示す補強部としての樹脂 5 a が形成される。そしてこれにより第 2 工程が完了する。

なお上記実施の形態では、半導体素子 2 の搭載後に板状部材 6 を加熱炉に送ることにより樹脂 5 を熱硬化させるようにしているが、搭載ヘッド 1 6 として加熱手段を内蔵したものをを用い、半導体素子 2 を搭載しながら加熱するようにしてもよい。

- 10 すなわち、搭載ヘッド 1 6 に内蔵した加熱手段で半導体素子 2 を保持する吸着ノズル 8 を加熱し、吸着ノズル 8、および半導体素子 2 を通じて熱を伝達し、樹脂 5 を加熱することが出来る。また、搭載ヘッド 1 6 から配線される熱線などを吸着ノズル 8 の周囲に配し、吸着ノズル 8 を直接加熱しても良い。すなわち、搭載ヘッド 1 6 と吸着ノズル 8 からなる搭載手段に加熱手段を具備させることで、搭載工程と加熱工程とを同時に行なうというものである。

- 搭載ヘッド 1 6 によって加熱する場合には、図 2 D に示す専用の加熱工程を省略してもよく、このようにすれば加熱炉を省略して設備の簡略化を図ることができるといふ利点がある。ただし、この場合には搭載ヘッド 1 6 のタクトタイムが熱硬化時間によって制約されるため、全体の生産性としては搭載工程と加熱工程を別々に行う場合よりも低下する。また、樹脂 5 として上記実施の形態では熱硬化性の樹脂を用いる例を示しているが、これに変えて熱可塑性樹脂を用いるようにしてもよい。

- このようにして樹脂 5 が硬化した板状部材 6 は切断工程に送られ、ここで図 2 E に示すように、半導体素子 2 が接着された板状部材 6 を回転切断刃 2 4 a によって隣接する半導体素子 2 の間の切断位置で切断する（第 3 工程）。これにより、板状部材 6 が半導体素子 2 ごとのプレート 4 に切断分離され、半導体装置 1 の組立が完成する。

この切断工程について、図 5、図 6 を参照して説明する。図 5 は、この切断に用いられるダイシング装置を示している。基板固定部 2 3 の上面には、半導体素子 2 が搭載され樹脂硬化が完了した板状部材 6 は基板固定部 2 3 上に載置される。基板固定部 2 3 の上方には、回転切断刃 2 4 a を備えた切断ヘッド 2 4 が配設されてお
5 り、回転切断刃 2 4 a を回転させながら切断ヘッド 2 4 を X 方向、Y 方向に移動させることにより、板状部材 6 が溝部 6 c に一致した切断位置に沿って切断される。

図 6 に示すように、基板固定部 2 3 の上面には板状部材 6 上の半導体素子 2 に対応した位置毎に吸引保持部 2 5 が設けられており、吸引保持部 2 5 の上面には
10 吸引溝 2 5 a が形成されている。吸引溝 2 5 a は、基板固定部 2 3 の内部に設けられた吸引孔 2 3 a に連通しており、吸引孔 2 3 a はさらに真空吸引源 2 6 に接続されている。板状部材 6 の下面を吸引保持部 2 5 に当接させた状態で真空吸引源 2 6 を駆動することにより、板状部材 6 は吸引保持部 2 5 によって吸着保持され、これにより板状部材 6 の位置が固定される。

そしてこのようにして位置が固定された板状部材 6 の仕切部 6 a 上に回転切断刃 2 4 a を位置合わせし、回転切断刃 2 4 a を回転させながら下降させることにより、溝部 6 c 内の肉薄部が切断される。このとき、隣接する半導体素子 2 間の間隔よりも刃幅が小さい回転切断刃 2 4 a を用いることにより、板状部材 6 は個片に分離された後のプレート 4 が半導体素子 2 の端面からはみ出した形状で切断
20 される。したがって、個片分離された半導体装置 1 においては、プレート 4 の外形は半導体素子 2 の外形よりも大きくなる。

またこの切断に際して、予め下面に溝部 6 c を形成することで、回転切断刃 2 4 a によって切断する部分の厚さが小さくなっている。これにより切断工程における回転切断刃 2 4 a の必要下降量を極力小さくすることができ、切断刃下降時
25 に刃先が基板固定部 2 3 に接触して破損する事故を防止することができる。

次に上述の半導体装置 1 を基板に実装して成る電子部品実装構造について図 7 A、7 B を参照して説明する。

図 7 A に示すように、半導体装置 1 は基板 1 0 の上面に形成された電極 1 0 a にバンプ 3 を半田接合して接続することにより基板 1 0 に実装される。図 7 B は、バンプ 3 から外側に位置する半導体素子 2 の変形状態を示している。本実施の形態に示すような薄化された半導体素子 2 をバンプ 3 を介して基板 1 0 に接合した
5 構造では、半導体素子 2 と基板 1 0 の熱変形の差によって発生する応力に起因して、バンプ 3 から外側の範囲は基板 1 0 側に大きく撓む傾向にある。撓んだ状態を図 7 B の破線で示す。この変形によって、バンプ 3 の外側近傍では半導体素子 2 の下面には大きな表面応力が生じ、半導体素子 2 を破損させる原因となる場合がある。

10 これに対し、本実施の形態に示すように、半導体素子 2 の側面 2 b を覆う樹脂 5 a によって補強された半導体装置 1 を基板 1 0 に実装した場合には、最外周のバンプ 3 から外側の範囲における半導体素子 2 の下方への撓みは大幅に低減される。すなわち、樹脂 5 a は半導体素子 2 の側面 2 b を覆って半導体素子 2 の過度の曲げ変形を防止するように作用する。そしてこの作用により、半導体素子 2 の
15 下方への撓み変形が防止され、半導体素子 2 の曲げ変形による破損を防止することができる。

なお、図 8 A、8 B に示す半導体装置 1 0 1 のように、半導体素子 2 の縁部からの樹脂 5 a のはみ出しを半導体素子 2 の対角線方向に限定し、樹脂 5 a で半導体素子 2 の側面を覆う補強部を、半導体素子 2 の角部のみに形成するようにして
20 もよい。この場合には、図 2 B においてディスペンサ 7 によって樹脂 5 を塗布する際に、図 8 B に示す範囲のみに樹脂 5 を塗布するように、ディスペンサ 7 の塗布軌跡を X 字状に設定するとともにディスペンサ 7 からの吐出量を制御する。このように補強部の形成範囲を半導体素子 2 のコーナー部に限定することにより、半導体装置完成後の実装状態において最も破損が生じやすい角部を重点的に補強
25 することができる。

(実施の形態 2)

実施の形態 2 について、図 9 A - 9 D を参照して説明する。

本発明の実施の形態2では、板状部材に樹脂を供給する第1工程において、ディスペンサを用いずに予めシート状に形成された樹脂を貼着するものである。

図9Aにおいて、板状部材6Aは実施の形態1に示す板状部材6の上面の仕切部6aを除去した形態となっており、板状部材6Aの下面には同様の溝部6cが形成されている。板状部材6Aの上面には、樹脂シート5Aが貼着される。樹脂シート5Aは、実施の形態1において用いた樹脂5と同様の樹脂素材をシート状に成形したものであり、樹脂5自体の粘着性によって板状部材6Aに貼着される。

この後、樹脂シート5Aが貼着された板状部材6は半導体素子を接着させる第2工程に送られる。第2工程では、図9B、9Cに示すように、半導体素子2の第二の面を板状部材6に貼着された樹脂シート5A上に搭載し（搭載工程）、次いで樹脂シート5Aを加熱して（加熱工程）、樹脂シート5Aの樹脂成分を熱硬化させる。これにより、複数の半導体素子2の第二の面（裏面）側を熱硬化した樹脂シート5Aを介して板状部材6に整列状態で接着する。

上述の加熱工程においては、加熱炉によって所定温度で加熱されることにより、樹脂シート5Aの樹脂成分が熱硬化する。このとき、各半導体素子2の縁部外側に位置している樹脂5は熱硬化の過程において一時的に粘度が低下し、これにより流動性が増して表面張力によって半導体素子2の側面2bに這い上がる。さらに加熱を継続することにより、樹脂シート5Aの樹脂成分は側面2bを覆った形状のまま硬化する。これにより、樹脂シート5Aの硬化後において、図1Bに示す補強部としての樹脂5aが形成される。そしてこれにより第2工程が完了する。

このようにして樹脂シート5Aが完全硬化した板状部材6Aは切断工程に送られ、ここで半導体素子2が接着された板状部材6Aを、隣接する半導体素子2の間に切断する（第3工程）。これにより、板状部材6Aが半導体素子2毎のプレート4に切断分離され、半導体装置1の組立が完成する。

25 (実施の形態3)

次に実施の形態3の半導体装置について、図10A、10Bを用いて説明する。

図10Aにおいて、半導体装置103は再配線層付半導体素子30の裏面(す

- なわち第二の面)に樹脂5によってプレート4(構造体)を接着した構成となっており、再配線層付半導体素子30の表面には bumps 3 が格子状に複数形成されている。図10Bに示すように、再配線層付半導体素子30は、実施の形態1に示す半導体素子2と同様に薄化处理された半導体素子2Aの上面(電極形成面)に再配線層9を形成した構成となっている。

- 半導体素子2Aの表面(すなわち第一の面)の縁部には、外部接続用端子である電極2aが形成されており、各電極2aは再配線層9の表面に電極2aに対応した個数だけ形成された電極9aと、内部配線9bによって導通している。そして電極9a上には、半導体装置103を実装するための bumps 3 が形成されている。
- 10 実施の形態3では、再配線層9を設けることにより、実施の形態1に示す半導体装置1と比較して、同一投影面積内により多数の bumps 3 を形成することができ、より高密度の実装が可能となっている。この半導体装置103を組み立てるには、実施の形態1、2に示す半導体装置の組立方法において、半導体素子2を再配線層付半導体素子30に置き換えればよい。
- 15 これにより、再配線層付半導体素子30の側面30aには、はみ出した樹脂5aが側面30aを覆った補強部が形成される。このような構成の半導体装置103において、再配線層付半導体素子30の側面30aを覆った補強部を形成することにより、前述のように実装後に再配線層付半導体素子30の縁部に生じる曲げ変形が防止され、再配線層9内の内部配線9bの破断を防止することができる。
- 20 以上説明した実施の形態では、樹脂として市販のエポキシ樹脂、アクリル樹脂、ウレタン樹脂、シリコン樹脂を用いて同様な効果が得られた。但し、本発明は、それらの樹脂に限定されない。

産業上の利用可能性

- 25 本発明の半導体装置は、半導体素子に樹脂を介して接着される構造体の外形を半導体素子の外形よりも大きくするとともに、樹脂で半導体素子の側面を覆って半導体素子の縁部を補強する補強部を形成する構造を有する。このため、外縁部

近傍に発生する半導体素子の破損が防止出来て実装後の信頼性を確保することができる。

- また、構造体となる板状部材に樹脂を供給する工程と、半導体素子の裏面側を樹脂によって板状部材に整列状態で接着する工程と、半導体素子が接着された板
- 5 状部材を隣接する半導体素子間で切断する工程とを含む組立方法を用いる。これにより、薄化された半導体素子を構造体に接着した半導体装置を容易に効率よく組み立てることができる。

請求の範囲

1. 外部接続用端子を形成した第一の面と前記第一の面と相対する第二の面を有する半導体素子と、
- 5 前記第二の面と対向するプレートと、
前記第二の面と前記プレートとを接着する樹脂と
を有する半導体装置であって、
前記プレートは前記半導体素子より高い剛性を有し、
前記プレートの外形は、前記半導体素子の外形よりも大きく、
10 前記樹脂は、前記半導体素子の外縁部を覆うことを特徴とする。
2. 前記樹脂が前記半導体素子の側面と前記第二の面により形成されるエッジを覆うことを特徴とする請求項 1 記載の半導体装置。
- 15 3. 前記樹脂が前記半導体素子の全周を覆うことを特徴とする請求項 1 記載の半導体装置。
4. 前記樹脂が前記半導体素子のコーナー部のみを覆うことを特徴とする請求項 1 記載の半導体装置。
- 20 5. 前記半導体素子の厚みが、 $10\mu\text{m}$ 以上でかつ $150\mu\text{m}$ 以下であることを特徴とする請求項 1 記載の半導体装置。
6. 前記外部接続端子にパンプが形成されていることを特徴とする請求項 1 記載
25 の半導体装置。
7. 前記第二の面と前記プレートとに挟まれる部分で前記樹脂が、前記半導体素

子の厚み方向への変形を許容することが出来ることを特徴とする請求項 1 記載の半導体装置。

5 8. 前記外部接続端子にバンプが形成されており、前記第二の面と前記プレートとに挟まれる部分で前記樹脂が、前記半導体素子の厚み方向への変形を許容することが出来ることを特徴とする請求項 5 記載の半導体装置。

9. 前記半導体素子が、前記第一の面上に再配線層を備え、前記再配線層は、表面に形成される表面電極と内部に形成される内部電極を有し、前記内部電極は、
10 前記表面電極と前記外部接続用電極を接続することを特徴とする請求項 1 記載の半導体装置。

10. 前記表面電極にバンプが形成されていることを特徴とする請求項 9 記載の半導体装置。

15

11. 半導体素子と前記半導体素子より剛性の高いプレートとを樹脂を用いて接着してなる半導体装置の組立方法であり、

前記半導体素子は、外部接続用端子を形成した第一の面と前記第一の面と相對する第二の面を有し、前記第二の面は前記プレートと接着され、

20 前記プレートを含む板状部材に前記樹脂を供給する第 1 工程と、

前記第二の面と前記プレートを位置合わせした状態で前記樹脂を用いて接着する第 2 工程と、

前記板状部材から前記プレートを切断する第 3 工程を含む。

25 12. 請求項 11 記載の半導体装置の組立方法であって、前記第 2 工程で、前記樹脂が前記半導体素子の外縁部を覆って形成されることを特徴とする。

- 1 3. 請求項 1 2 記載の半導体装置の組立方法であって、加熱による前記樹脂の粘度低下を用いて前記半導体素子の側面に前記樹脂を広げて前記外縁部を覆うことを特徴とする。
- 5 1 4. 請求項 1 1 記載の半導体装置の組立方法であって、前記第 1 工程が、前記半導体素子の側面の覆うのに必要な量の樹脂を供給する工程であることを特徴とする。
- 10 1 5. 請求項 1 1 記載の半導体装置の組立方法であって、前記第 1 工程で、供給する前記樹脂が液状であり、前記板状部材が、前記プレート周囲の突起部を有し、前記液状樹脂が前記突起部の内側に供給されることを特徴とする。
- 15 1 6. 請求項 1 1 記載の半導体装置の組立方法であって、前記樹脂がシート状であり、前記第 1 工程が、前記板状部材に前記シート状の樹脂を貼りつける工程であることを特徴とする。
- 20 1 7. 請求項 1 1 記載の半導体装置の組立方法であって、前記板状部材が前記プレートを複数有し、前記第 2 工程が、前記板状部材が有する前記プレート毎に、前記樹脂を介して前記半導体素子を搭載する工程と、前記半導体素子が搭載された前記板状部材を加熱する工程を含むことを特徴とする。
- 1 8. 請求項 1 7 記載の半導体装置の組立方法であって、前記第 2 工程が、前記搭載する工程と前記加熱する工程を同時に行なうことを特徴とする。
- 25 1 9. 請求項 1 8 記載の半導体装置の組立方法であって、前記第 2 工程が、加熱手段を備える前記半導体素子の搭載手段を用いて行なわれることを特徴とする。

20. 請求項11記載の半導体装置の組立方法であって、前記半導体素子が前記第一の面上に再配線層を有することを特徴とする。

1/13

FIG. 1A

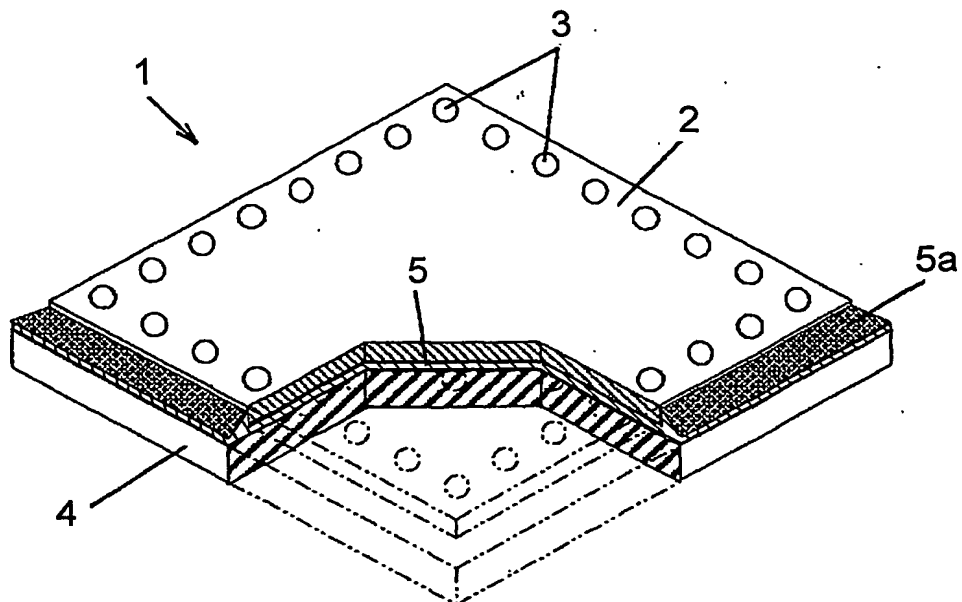
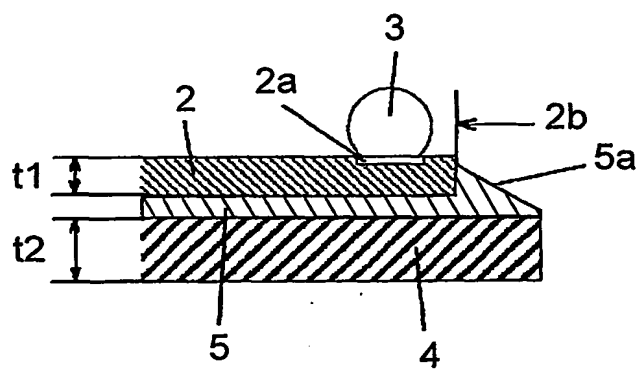


FIG. 1B



2/13

FIG. 2A

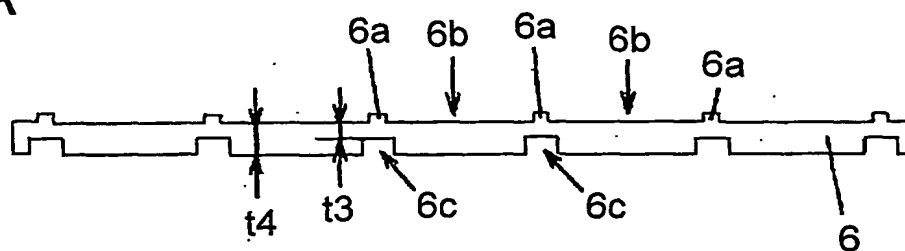


FIG. 2B

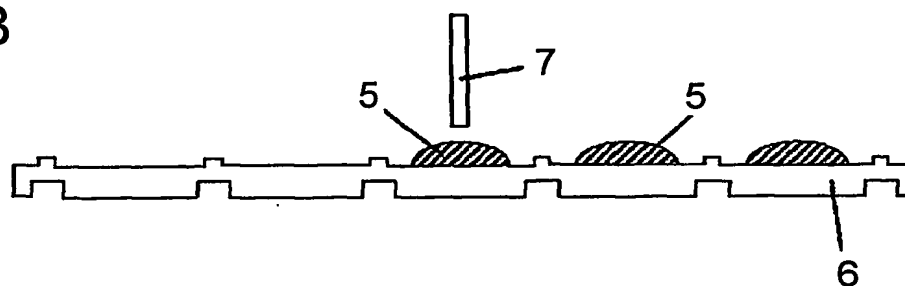


FIG. 2C

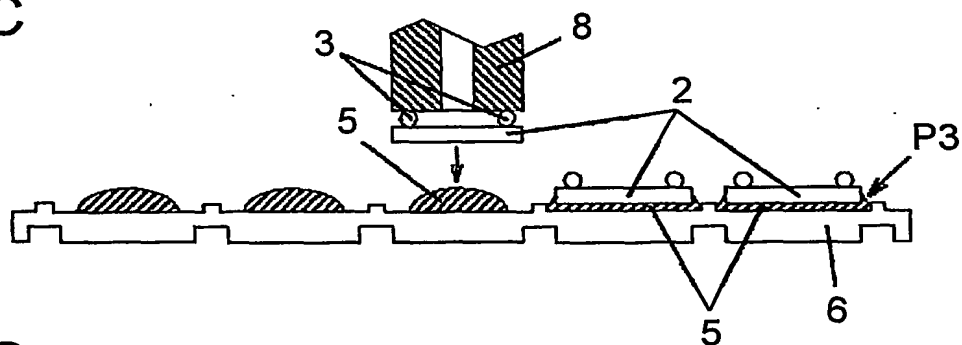


FIG. 2D

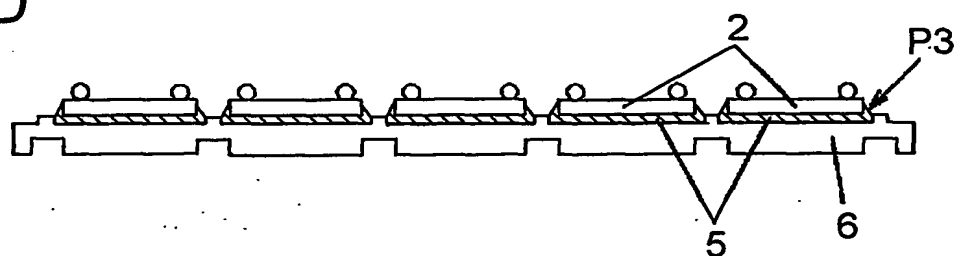
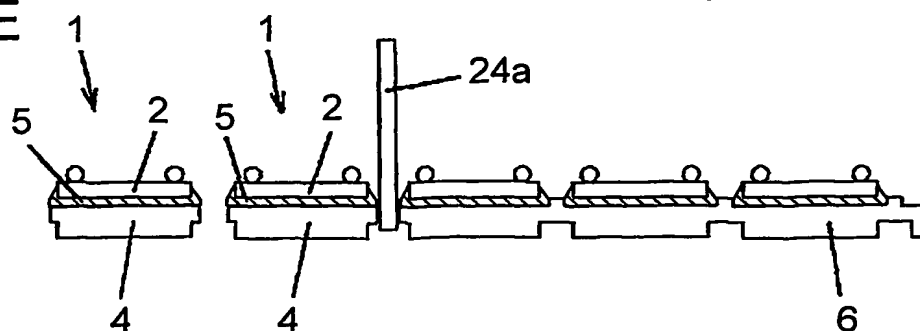
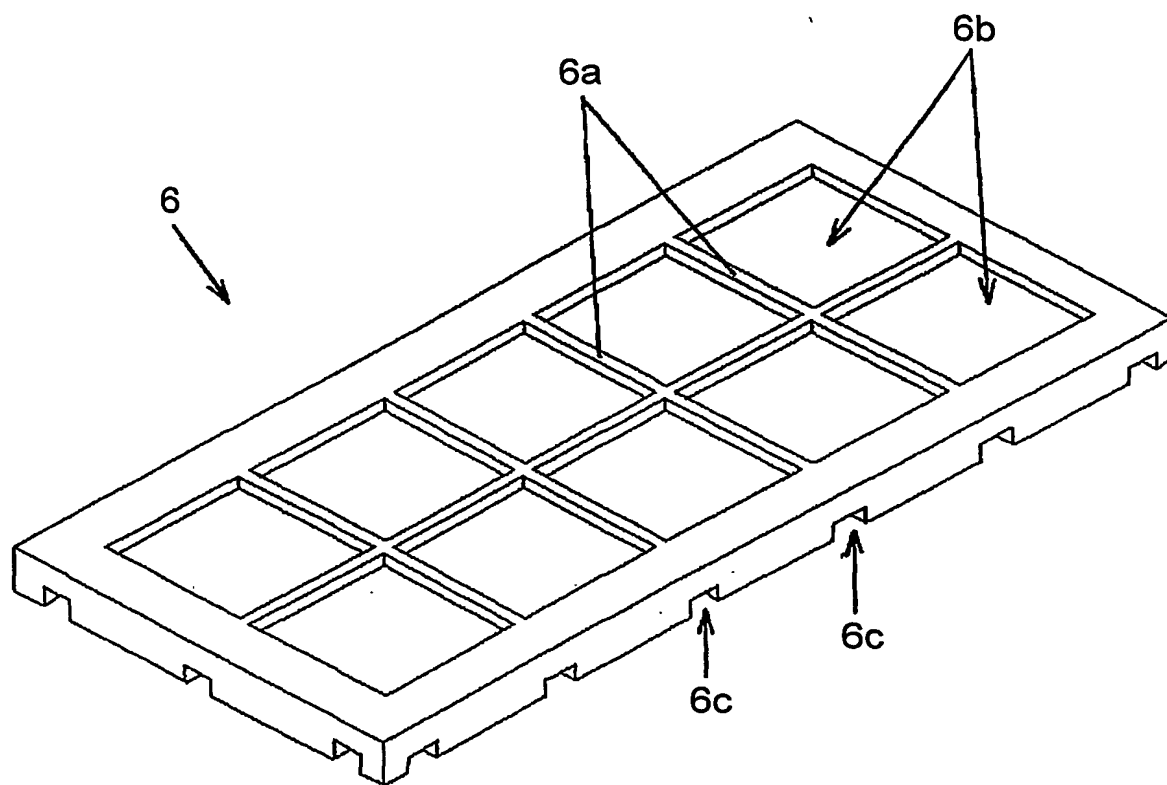


FIG. 2E



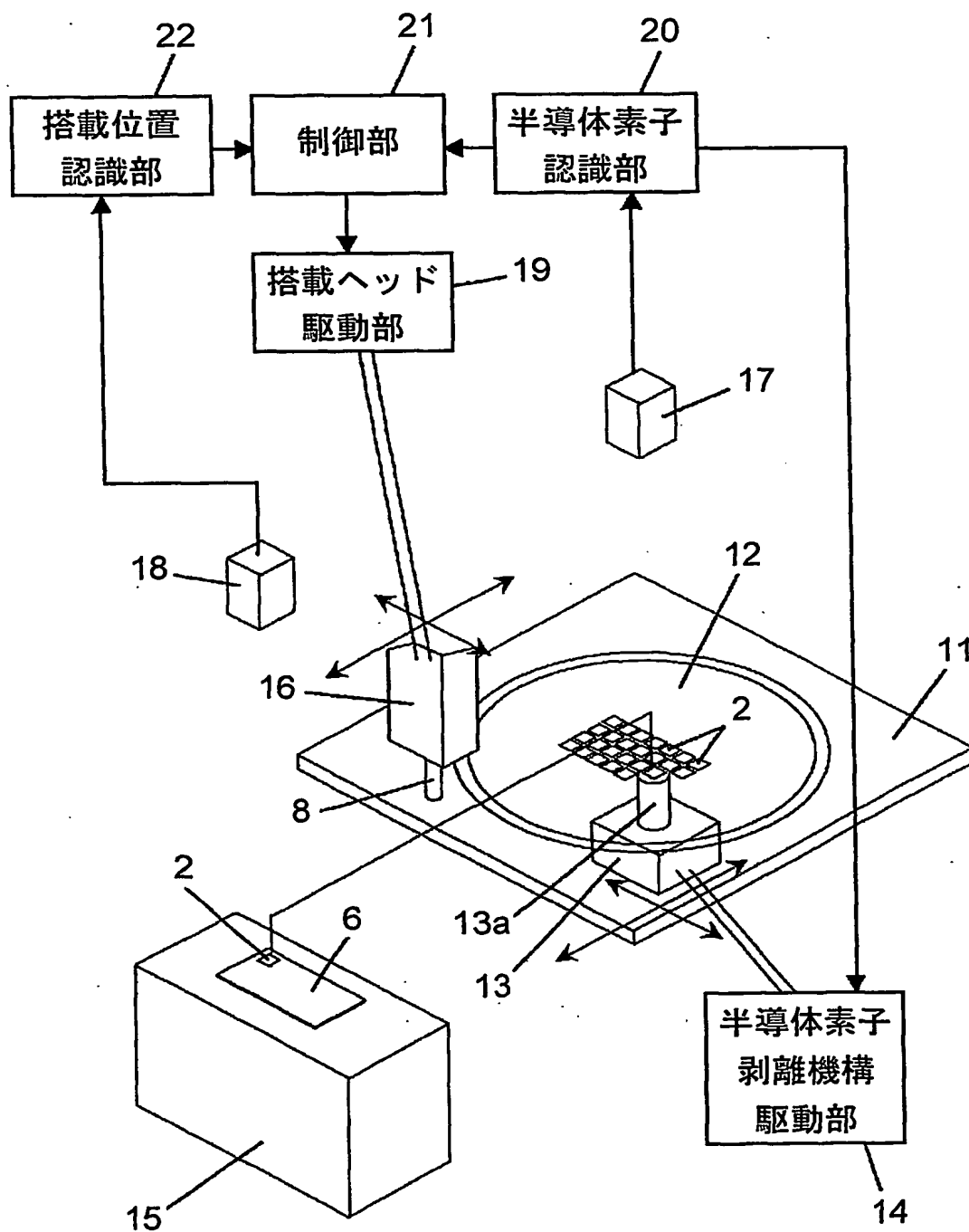
3/13

FIG. 3



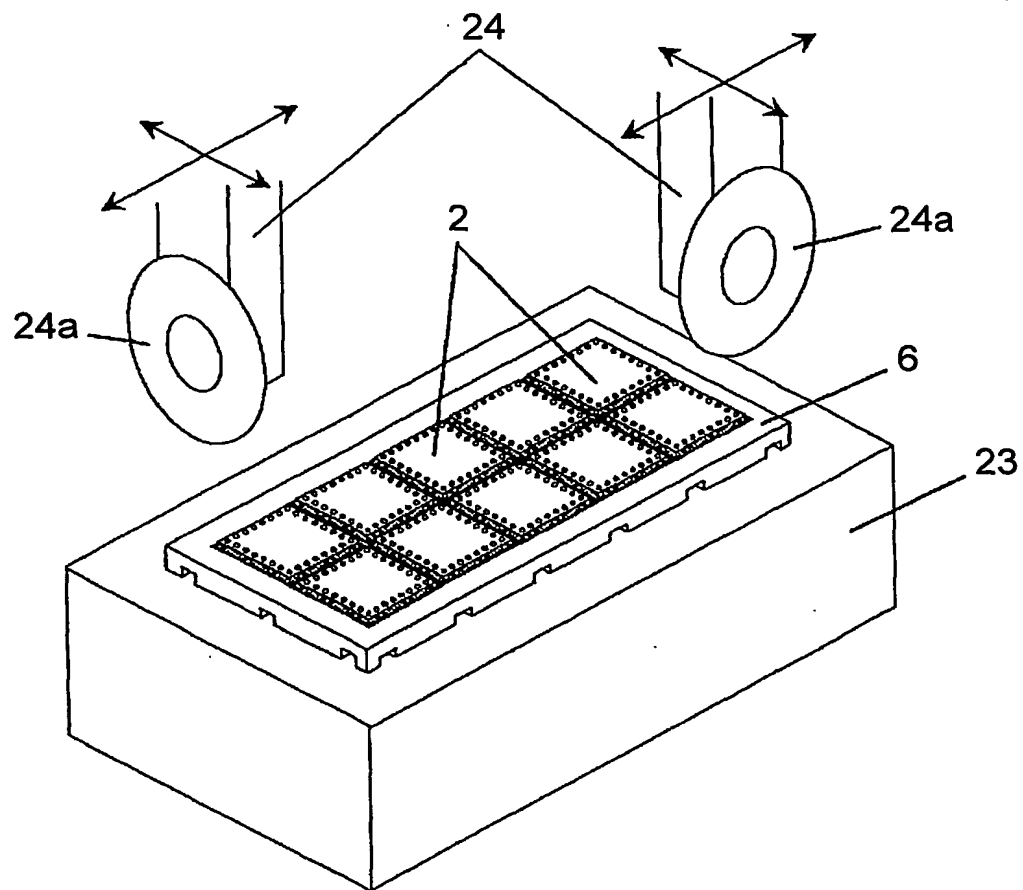
4/13

FIG. 4



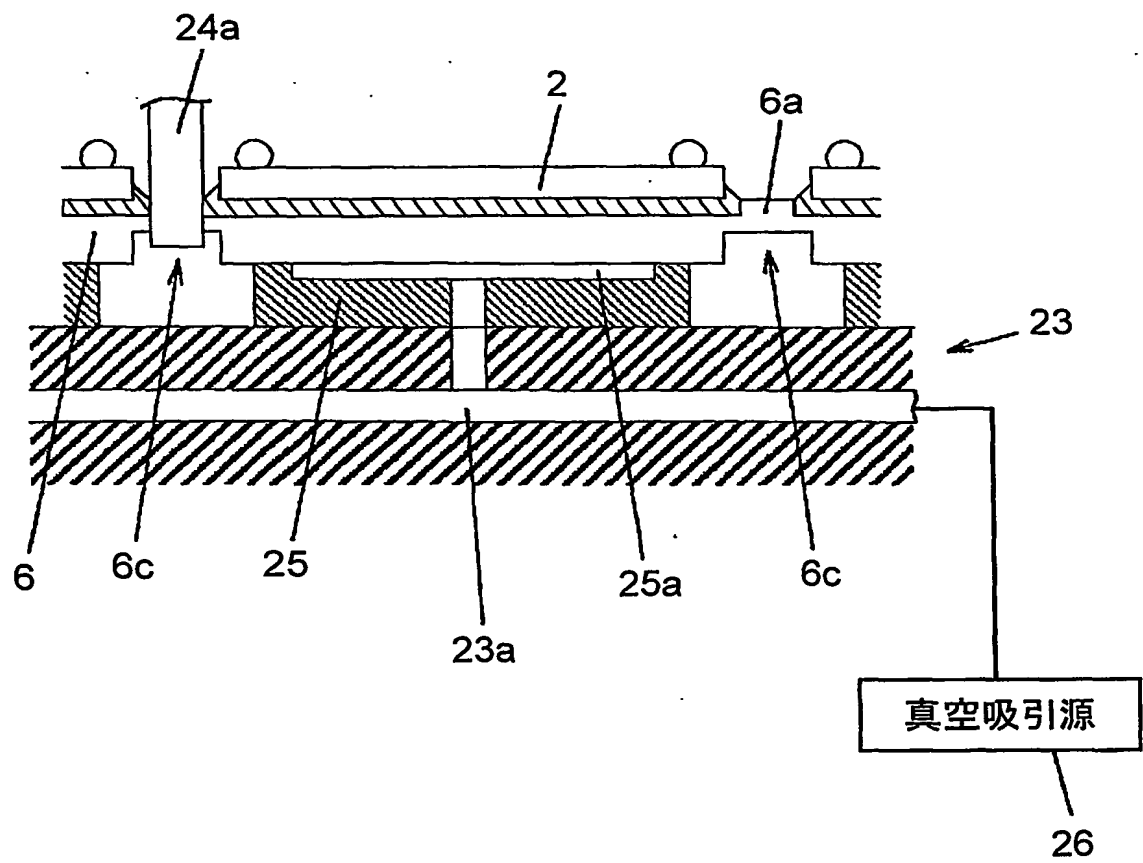
5/13

FIG. 5



6/13

FIG. 6



7/13

FIG. 7A

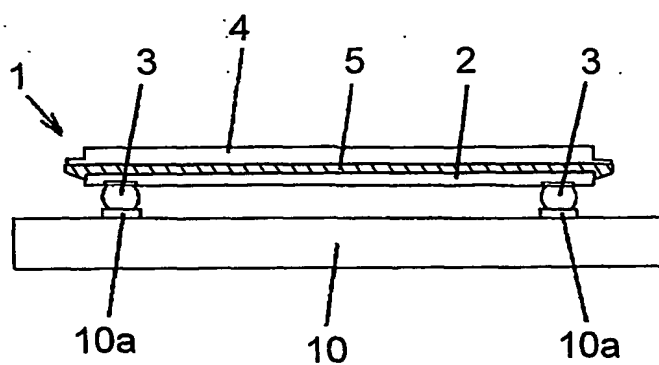
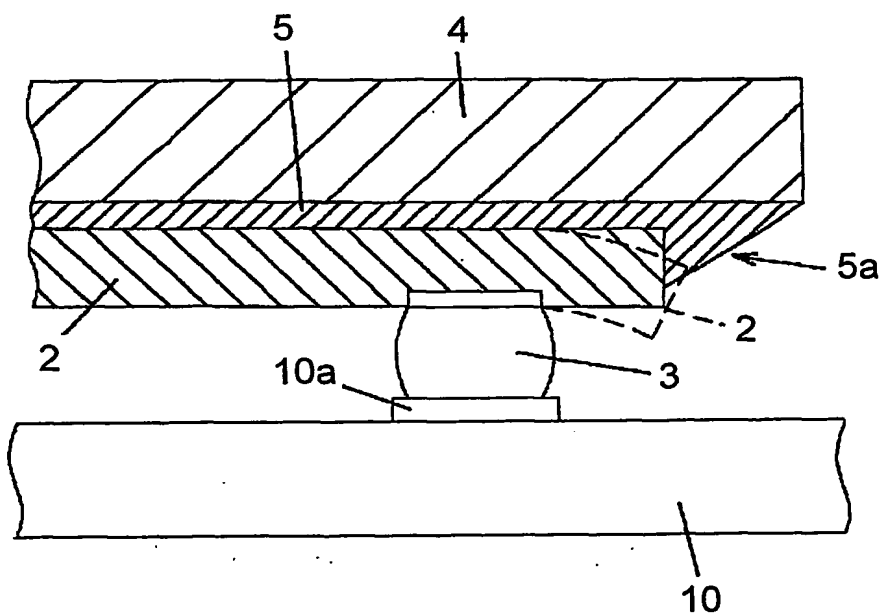


FIG. 7B



8/13

FIG. 8A

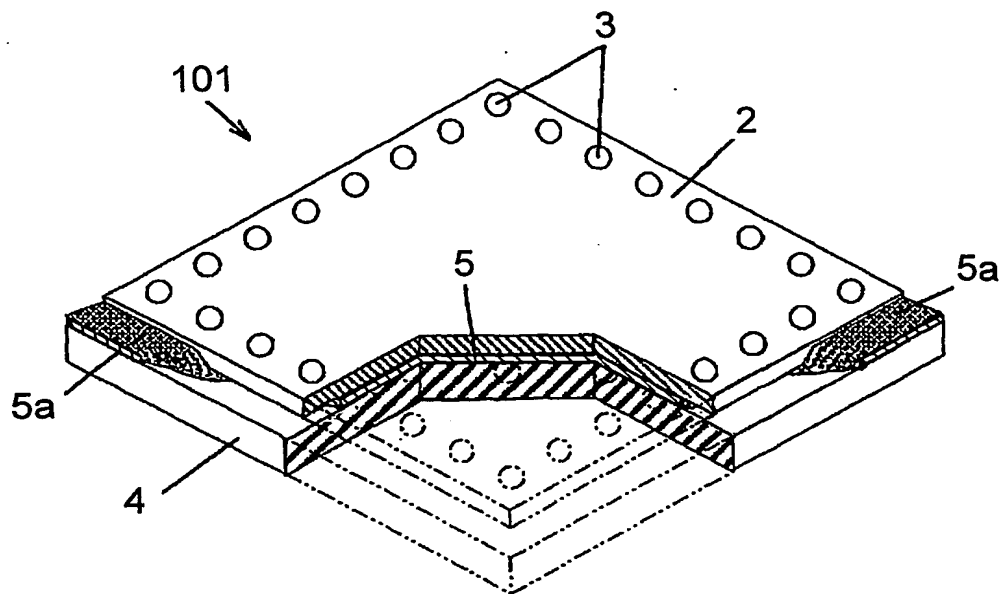
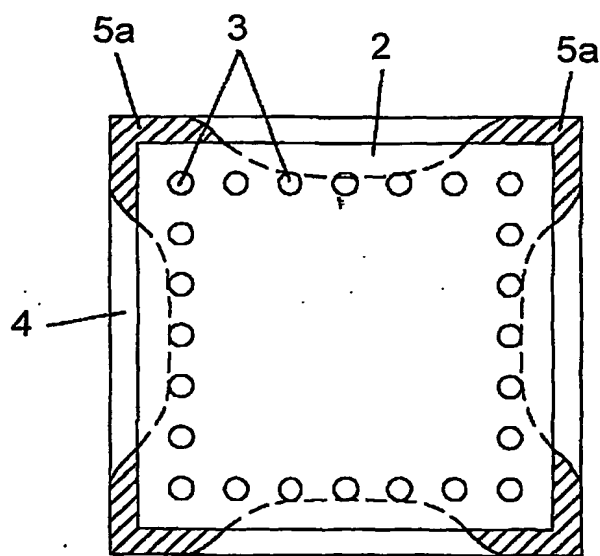


FIG. 8B



9/13

FIG. 9A

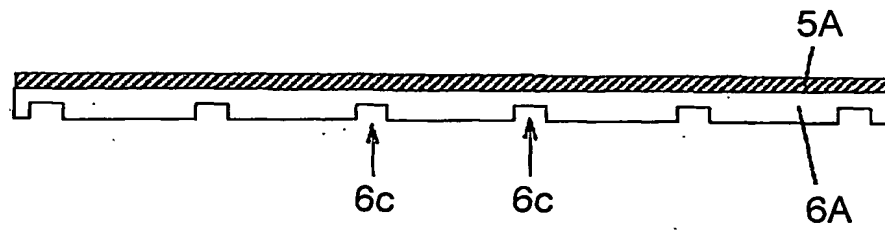


FIG. 9B

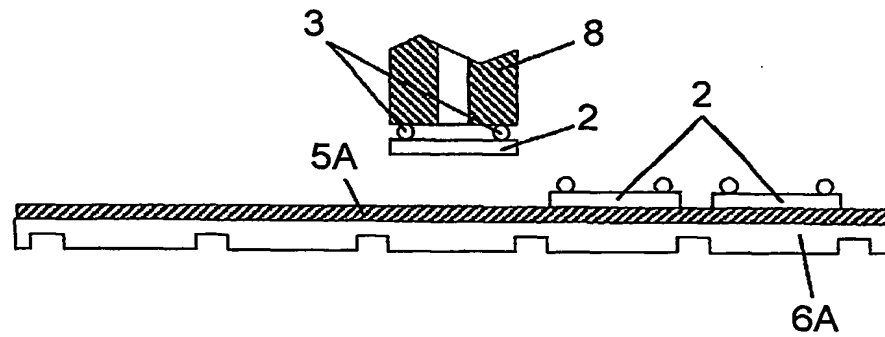


FIG. 9C

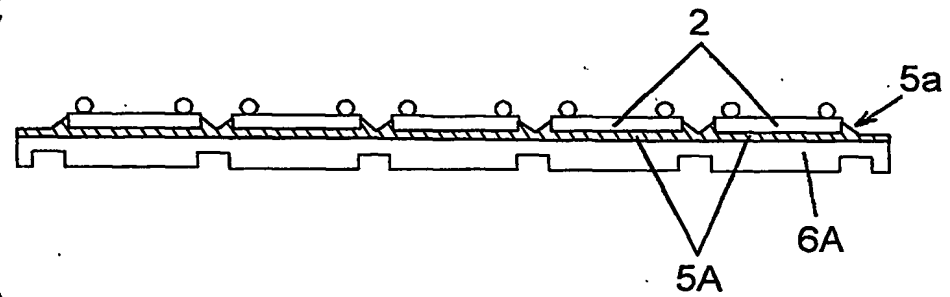
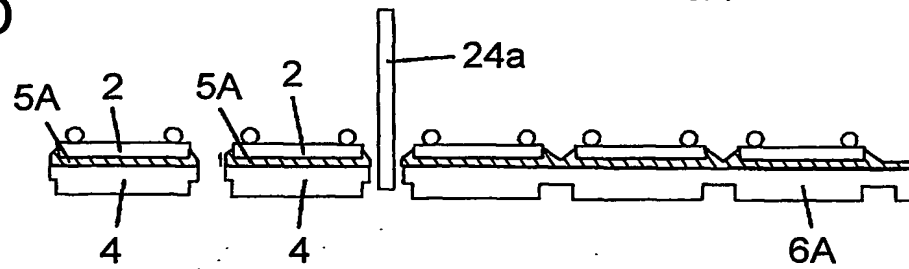


FIG. 9D



10/13

FIG. 10A

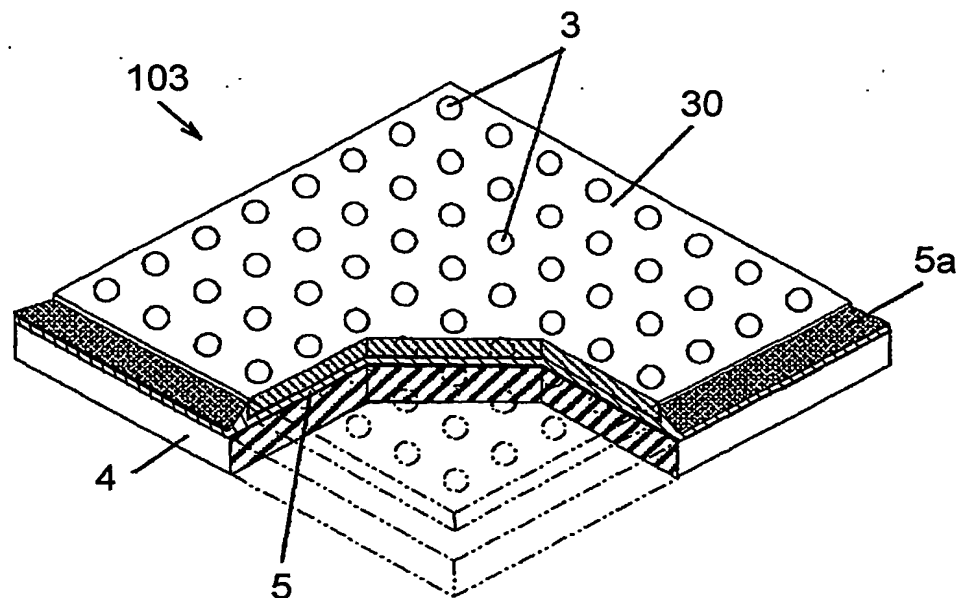
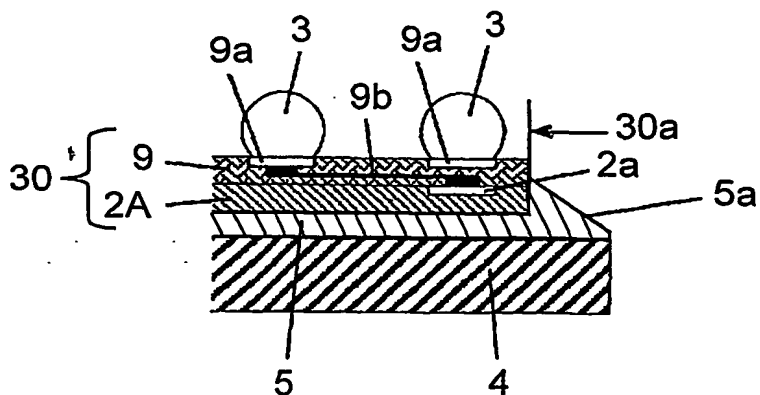


FIG. 10B



11/13

FIG. 11A

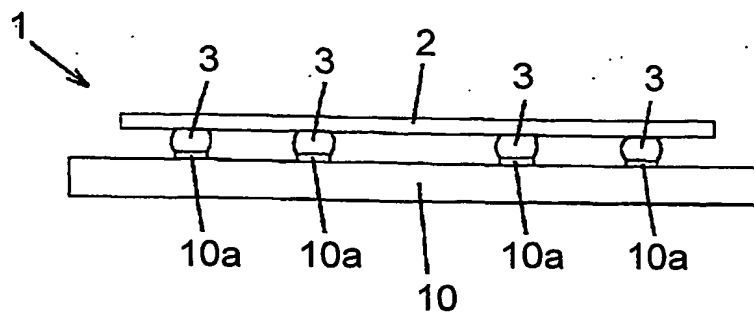
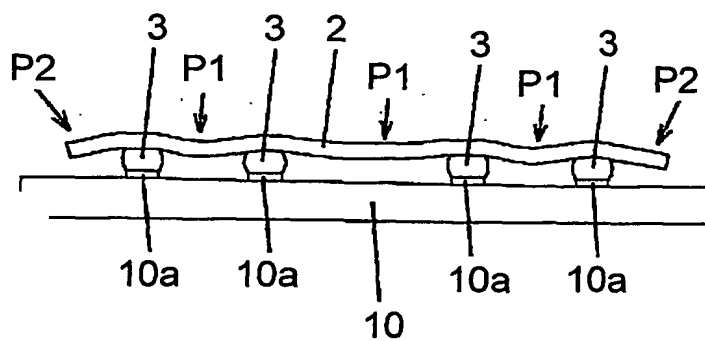


FIG. 11B



図面の参照符号の一覧表

- 1, 101, 103 半導体装置
- 2, 2A 半導体素子
- 2a、10a 電極
- 2b 側面
- 3 パンプ
- 4 プレート
- 5 樹脂
- 5a 樹脂のはみ出し部
- 5A 樹脂シート
- 6 板状部材
- 6a 仕切部
- 6b 凹部
- 7 ディスペンサ
- 8 吸着ノズル
- 9 再配線層
- 10 基板
- 11 部品供給テーブル
- 12 粘着シート
- 13 半導体素子剥離機構
- 14 半導体素子剥離機構駆動部
- 15 基板保持部
- 16 搭載ヘッド
- 17、18 カメラ
- 19 搭載ヘッド駆動部
- 20 半導体素子認識部
- 21 制御部
- 22 搭載位置認識部
- 23 基板固定部
- 23a 吸引孔
- 24 切断ヘッド
- 24a 回転切断刃
- 25 吸引保持部 25
- 25a 吸引溝
- 26 真空吸引源

13/13

3 0 再配線層付半導体素子

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/04693

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ H01L23/12

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl⁷ H01L23/12, H01L23/02, H01L23/36

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2003
Kokai Jitsuyo Shinan Koho 1971-2003 Jitsuyo Shinan Toroku Koho 1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 11-126856 A (NEC Corp.), 11 May, 1999 (11.05.99), Par. Nos. [0017] to [0021]; Figs. 1 to 7 (Family: none)	1, 3, 5-8, 11, 15-19 9-10, 12-14, 20
X Y	JP 2001-203298 A (Hitachi, Ltd.), 27 July, 2001 (27.07.01), Par. Nos. [0043] to [0045], [0086]; Figs. 1 to 2, 11 (Family: none)	1-3, 5-8 12-14
Y	US 6064114 A (Motorola, Inc.), 16 March, 2000 (16.03.00), Column 2, lines 20 to 41; Figs. 1 to 2 & JP 11-233687 A Par. No. [0004]; Figs. 1 to 2	9-10, 20

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier document but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search
07 May, 2003 (07.05.03)

Date of mailing of the international search report
20 May, 2003 (20.05.03)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/04693

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 11-251360 A (Toshiba Corp.), 17 September, 1999 (17.09.99), (Family: none)	1-20

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl¹ H01L23/12

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl¹ H01L23/12 H01L23/02 H01L23/36

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2003年
 日本国登録実用新案公報 1994-2003年
 日本国実用新案登録公報 1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X, Y	JP 11-126856 A(日本電気株式会社)1999. 05. 11, [0017]-[0021], 図1-7(ファミリーなし)	1, 3, 5-8, 11, 15-19 9-10, 12-14, 20
X, Y	JP 2001-203298 A(株式会社日立製作所)2001. 07. 27, [0043]-[0045], [0086], 図1-2, 図11(ファミリーなし)	1-3, 5-8 12-14
Y	US 6064114 A(Motorola, Inc.,)2000, 03, 16, 第2欄第20-41行, 図1-2 & JP 11-233687 A [0004], 図1-2	9-10, 20
A	JP 11-251360 A(株式会社東芝)1999. 09. 17 (ファミリーなし)	1-20

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」 口頭による開示、使用、展示等に言及する文献
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献
 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」 同一パテントファミリー文献

国際調査を完了した日

07. 05. 03

国際調査報告の発送日

20.05.03

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
 郵便番号 100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)
 坂本 薫昭



4R

9265

電話番号 03-3581-1101 内線 6738